# (12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum Internationales Büro





(43) Internationales Veröffentlichungsdatum 25. August 2005 (25.08.2005)

**PCT** 

# (10) Internationale Veröffentlichungsnummer $WO\ 2005/078794\ A1$

(51) Internationale Patentklassifikation<sup>7</sup>: H01L 23/58, 23/13, 29/06

(21) Internationales Aktenzeichen: PCT/DE2005/000248

(22) Internationales Anmeldedatum:

14. Februar 2005 (14.02.2005)

(25) Einreichungssprache:

Deutsch

(26) Veröffentlichungssprache:

Deutsch

(30) Angaben zur Priorität: 10 2004 007 690.1

16. Februar 2004 (16.02.2004) DE

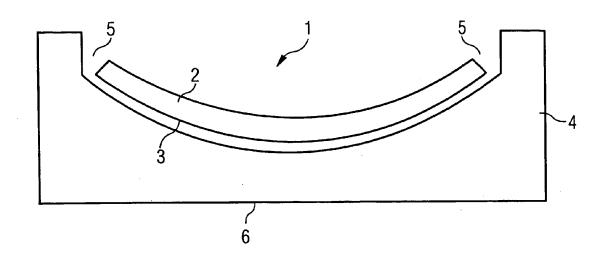
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): FISCHER, Jürgen

[DE/DE]; Am Haslach 17a, 93180 Deuerling (DE). **MEN-GEL, Manfred** [DE/DE]; Kleist Strasse 2, 93077 Bad Abbach (DE). **PÜSCHNER, Frank** [DE/DE]; Kohlenschachtweg 5, 93309 Kelheim (DE).

- (74) Anwalt: EPPING HERMANN FISCHER PATEN-TANWALTSGESELLSCHAFT MBH; Ridlerstrasse 55, 80339 München (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[Fortsetzung auf der nächsten Seite]

- (54) Title: NON-PLANAR INTEGRATED CIRCUIT SYSTEM
- (54) Bezeichnung: NICHT PLANAR AUSGEBILDETE INTEGRIERTE SCHALTUNGSANORDNUNG



(57) Abstract: The invention relates to an integrated circuit system (1) comprising a non-planar substrate (2), on at least one side of which an integrated circuit is configured. The substrate (2) is disposed on a support (4) with a side (3) containing the integrated circuit while said support (4) is made of a chemically resistant material.

(57) Zusammenfassung: Die vorliegende Erfindung betrifft eine integrierte Schaltungsanordnung (1), die aus einem nicht planaren Substrat (2) besteht, auf dem zumindest einseitig eine integrierte Schaltung ausgebildet ist, wobei das Substrat (2) mit einer die integrierte Schaltung aufweisende Seite (3) auf einem Träger (4) angeordnet ist und der Träger (4) aus einem chemisch resistenten Material hergestellt ist.



### WO 2005/078794 A1



(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

#### Veröffentlicht:

mit internationalem Recherchenbericht

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

#### Beschreibung

#### NICHT PLANAR AUSGEBILDETE INTEGRIERTE SCHALTUNGSANORDNUNG

Die vorliegende Erfindung betrifft eine integrierte Schaltungsanordnung, die einen wirksamen Schutz gegen Angriffe auf eine in der Schaltungsanordnung integrierte Schaltung aufweist.

10 Bei integrierten Schaltungen in sicherheitsrelevanten Anwendungsbereichen tritt die Schwierigkeit auf, dass die Schaltungen gegen Angriffe zum Ausspionieren oder Analysieren der betreffenden Schaltung, z.B. mittels FIB (Focused Ion Beam), geschützt werden müssen. Auch optische oder mechanische Analysemethoden werden angewandt.

Es bestehen bereits eine Anzahl von Sicherheitskonzepten, mit denen die integrierten Schaltungen gegen derartige Angriffe geschützt, insbesondere mit einem Schutzschirm versehen werden können, bei dem beispielsweise aktive Bauelemente eingesetzt werden, um einen äußeren Angriff auf die Schaltung abzuschirmen. Bisher wurde allerdings die Gefahr einer Analyse der Schaltungen von der Rückseite eines Halbleiterchips, d. h. durch das Halbleitersubstrat hindurch, vernachlässigt.

25

3.0

35

20

Es ist möglich, eine integrierte Schaltung einer Analyse, dem sogenannten "Reverse Engineering", zu unterziehen. Diese Analyse kann dazu dienen, die Funktionsweise zu analysieren oder aber die Funktionsweise zum Zwecke einer Manipulation eines Dateninhaltes oder des Funktionsablaufs zu beeinflussen.

Zum Zwecke der Analyse wird beispielsweise das Material aufgelöst, welches die Oberfläche des Chips bedeckt. Dieses Material kann entweder eine Kunststoffpressmasse sein, welche das Gehäuse des Halbleiterbauelementes bildet, oder ein sogenannter "Globe Top", der lediglich dazu dient, die Chipoberfläche sowie die elektrischen Verbindungen gegen mechanische

2

PCT/DE2005/000248

Beschädigungen zu schützen. Nach dem Entfernen des den Halbleiterchip umgebenden oder bedeckenden Materials ist in der
Regel die Passivierungsschicht des Halbleiterchips zugänglich. Diese kann mittels Ätzverfahren, Laser- oder FIB(Focused Ion Beam) Methoden selektiv entfernt werden. Durch
das schichtweise Abtragen und Fotografieren der jeweils freigelegten Schicht lässt sich der Aufbau der integrierten
Schaltung nachträglich analysieren.

Damit einzelne Schichten nicht mittels Schleifverfahren vollständig analysierbar abgetragen werden können, sind der Anmelderin Verfahren zur Herstellung integrierter Schaltungsanordnungen bekannt, bei denen das Substrat, auf dem eine integrierte Schaltung ausgebildet ist, zumindest in einer Ausbreitungsrichtung nicht planar ausgebildet ist. Die die integrierte Schaltungsanordnung abdeckende Schutzschicht kann
jedoch nach wie vor mittels Ätzverfahren entfernt werden, so
dass ein Zugang zu den die integrierte Schaltung aufweisende
Schichten des Substrats ermöglicht ist.

20

25

5

WO 2005/078794

Die Aufgabe der vorliegenden Erfindung besteht deshalb darin, eine integrierte Schaltungsanordnung mit einer in einem Substrat ausgebildeten integrierten Schaltung vorzuschlagen, bei der ein Freilegen des Substrats erschwert wird und somit ein verbesserter Schutz gegen eine Analyse gegeben ist.

Diese Aufgabe wird mit der integrierten Schaltungsanordnung mit den Merkmalen des Anspruchs 1 gelöst. Ausgestaltungen ergeben sich aus den abhängigen Ansprüchen.

30

35

Die erfindungsgemäße integrierte Schaltungsanordnung umfasst ein gekrümmtes Substrat, auf dem eine integrierte Schaltung in beispielsweise mehreren Schichten ausgebildet ist. Erfindungsgemäß ist das Substrat mit der die integrierte Schaltung aufweisende Seite auf einem chemisch resistenten Träger angeordnet.

3

Der Träger besteht in einer bevorzugten Ausführungsform aus Keramik und weist eine hohe chemische Resistenz auf, so dass durch die herkömmlichen Ätzverfahren ein Ablösen des Trägers nicht erzielbar ist.

5

10

In vorteilhafter Weise ist eine dem Substrat zugewandte Oberfläche des Trägers der Krümmung des Substrats angepasst und kann prozesstechnisch auf einfache Weise mit dem Substrat verbunden werden. Der gekrümmte Träger fixiert dabei zusätzlich die Krümmung des Substrats, so dass das Substrat nicht mehr durch beispielsweise Ausüben eines Drucks in eine planare Form gebracht werden kann.

Es folgt eine Beschreibung der erfindungsgemäßen integrierten Schaltungsanordnung anhand der beigefügten Figur. Diese Figur zeigt im Querschnitt eine integrierte Schaltungsanordnung mit einem auf einem Träger angeordneten Substrat.

In der Figur ist der grundsätzliche Aufbau der integrierten Schaltungsanordnung 1 dargestellt. Ein Substrat 2, welches in der Regel aus mehreren Schichten aufgebaut ist, weist eine in bekannter Weise aufgebaute integrierte Schaltung auf. Das Substrat 2 ist zumindest in einer Ausbreitungsrichtung gekrümmt.

25

30

35

20

Um die integrierte Schaltung vor einer Analyse zu schützen, ist die die integrierte Schaltung aufweisende Seite 3 des Substrats 2, auf der beispielsweise Halbleiterbauelemente der integrierten Schaltung ausgebildet sind, und die aufgrund der Krümmung des Substrats 2 konvex ausgebildet ist, mit einem Träger 4 verbunden. Der Träger 4 weist hierzu eine den Abmaßen der konvexen Oberfläche des Substrats entsprechende Kavität 5 auf, so dass auf einfache Weise eine Verbindung, beispielsweise durch Verwendung eines Klebstoffes, erzielt werden kann.

4

Die in dem Träger 4 ausgebildete Kavität 5 ist in diesem Ausführungsbeispiel so bemessen, dass das Substrat 2 in der Kavität 5 des Trägers 4 vollständig aufgenommen ist. Der Träger 4 ist weiterhin auf einer dem Substrat 2 abgewandten Seite 6 planar ausgebildet. Wichtig für die Erfindung ist jedoch nur die prinzipielle Ausgestaltung der Anordnung eines gekrümmt ausgebildeten Substrats 2, das mit einem Träger 4 verbunden ist, der aus einem chemisch resistenten Material hergestellt ist. Somit ist auch die Ausbildung eines Trägers 4 denkbar, der andere Formen aufweist und beispielsweise nur als eine vollflächige Abdeckung ausgebildet ist.

Eine Manipulation oder Analyse der integrierten Schaltung bedingt das Entfernen des Trägers 4, so dass die darunter liegenden Schichten des Substrats 2 zugänglich werden. Dadurch, dass der Träger 4 aus einem chemisch resistenten Material hergestellt ist, kann dieser nicht durch Abätzen entfernt werden. Der gekrümmte Träger 4 bewirkt eine Fixierung der Substratkrümmung, so dass das Substrat 2 nicht mehr in eine planare Form versetzt werden kann. Somit könnte der Träger 4 lediglich durch einen Schleifvorgang entfernt werden, der dann auch gleichzeitig ein Zerstören der unterhalb des Trägers 4 angeordneten Substratschichten bewirkt.

Die Erfindung ermöglicht einen sehr sicheren Schutz gegen eine Analyse durch die Kombination der Verwendung eines gekrümmten Substrats, welches mit der die integrierte Schaltung aufweisenden Seite auf einem chemisch resistenten Träger angeordnet ist.

10

15

20

5

### Bezugszeichenliste

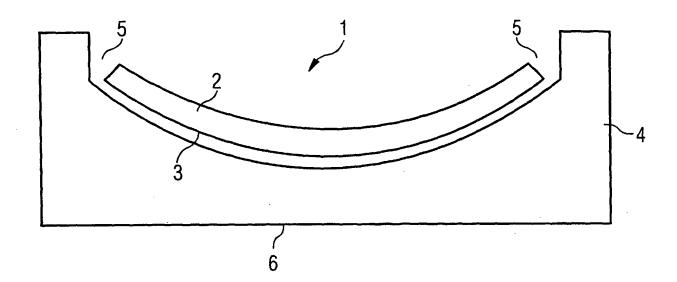
- 1 Integrierte Schaltungsanordnung
- 2 Substrat
- 5 3 Seite
  - 4 Träger
  - 5 Kavität
  - 6 Seite

6

#### Patentansprüche

10

- 1. Integrierte Schaltungsanordnung (1) bestehend aus einem nicht planaren Substrat (2), auf dem zumindest einseitig eine integrierte Schaltung ausgebildet ist, da durch gekennzeich hnet, dass das Substrat (2) mit der die integrierte Schaltung aufweisende Seite (3) auf einem Träger (4) angeordnet ist und der Träger (4) aus einem chemisch resistenten Material hergestellt ist.
- 2. Integrierte Schaltungsanordnung (1) nach Anspruch 1, d a d u r c h g e k e n n z e i c h n e t, dass das chemisch resistente Material des Trägers (4) aus Keramik 15 gebildet ist.
- Integrierte Schaltungsanordnung (1) nach Anspruch 1 oder
   d a d u r c h g e k e n n z e i c h n e t, dass der Träger (4) auf einer der integrierten Schaltung abgewandten Seite (6) eine planare Oberfläche aufweist.
  - 4. Integrierte Schaltungsanordnung (1) nach einem der Ansprüche 1 bis 3,
- dadurch gekennzeichnet, dass 25 das Substrat (2) ganzflächig mit dem Träger (4) verbunden ist.
  - 5. Integrierte Schaltungsanordnung (1) nach einem der Ansprüche 1 bis 4,
- 30 dadurch gekennzeichnet, dass der Träger (4) eine Kavität(5) aufweist, in die das Substrat (2) vollständig aufgenommen ist.



## INTERNATIONAL SEARCH REPORT

Interrepnal Application No PCT/DE2005/000248

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L23/58 H01L H01L23/13 H01L29/06 According to International Patent Classification (IPC) or to both national classification and IPC B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ C. DOCUMENTS CONSIDERED TO BE RELEVANT Citation of document, with indication, where appropriate, of the relevant passages Category ° Relevant to claim No. X WO 02/065548 A (INFINEON TECHNOLOGIES AG; 1-4 JANKE, MARCUS; LAACKMANN, PETER) 22 August 2002 (2002-08-22) 5 Υ page 2, line 5 - line 11 page 4, line 36 - page 5, line 7 Υ PATENT ABSTRACTS OF JAPAN 5 vol. 2003, no. 10, 8 October 2003 (2003-10-08) -& JP 2003 174114 A (FUJI ELECTRIC CO LTD), 20 June 2003 (2003-06-20) abstract; figure 3 1 - 4Α paragraphs '0014!, '0015! -/--Further documents are listed in the continuation of box C. Patent family members are listed in annex. ° Special categories of cited documents : "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone filing date \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such docu-"O" document referring to an oral disclosure, use, exhibition or ments, such combination being obvious to a person skilled in the art. document published prior to the international filing date but later than the priority date claimed "&" document member of the same patent family Date of the actual completion of the international search Date of mailing of the international search report 11 May 2005 01/06/2005 Name and mailing address of the ISA Authorized officer European Patent Office, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31–70) 340–2040, Tx. 31 651 epo nl, Fax: (+31–70) 340–3016 Ahlstedt, M

# INTERNATIONAL SEARCH REPORT

Internation No PCT/DE2005/000248

		PC1/DE2005/000248
	ation) DOCUMENTS CONSIDERED TO BE RELEVANT	Delever to string his
Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Α	EP 1 047 128 A (SHARP KABUSHIKI KAISHA; NIPPON TELEGRAPH AND TELEPHONE CORPORATION) 25 October 2000 (2000-10-25) paragraphs '0010!, '0087!, '0122!; figures 12-14	1,3,4
Α	PATENT ABSTRACTS OF JAPAN vol. 013, no. 581 (E-865), 21 December 1989 (1989-12-21) -& JP 01 244625 A (MITSUBISHI ELECTRIC CORP), 29 September 1989 (1989-09-29) abstract	1,3,4
Α	PATENT ABSTRACTS OF JAPAN vol. 010, no. 283 (E-440), 26 September 1986 (1986-09-26) -& JP 61 101036 A (HITACHI LTD), 19 May 1986 (1986-05-19) abstract; figure 1	1,3,4
A	PATENT ABSTRACTS OF JAPAN vol. 009, no. 110 (E-314), 15 May 1985 (1985-05-15) -& JP 60 000747 A (HITACHI SEISAKUSHO KK), 5 January 1985 (1985-01-05) abstract; figure 1	1,4,5

### INTERNATIONAL SEARCH REPORT

formation on patent family members

International Application No PCT/DE2005/000248

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
WO 02065548	A	22-08-2002	DE CN WO EP JP TW US	10106836 1541413 02065548 1360718 2004523904 519759 2004070052	A A2 A2 T B	05-09-2002 27-10-2004 22-08-2002 12-11-2003 05-08-2004 01-02-2003 15-04-2004
JP 2003174114	Α	20-06-2003	NONE			
EP 1047128	A	25-10-2000	JP JP EP US	3515012   2000307050 / 1047128 / 6472730	A A2	05-04-2004 02-11-2000 25-10-2000 29-10-2002
JP 01244625	Α	29-09-1989	NONE			
JP 61101036	Α	19-05-1986	NONE			
JP 60000747	Α	05 <b>-</b> 01-1985	NONE			

### INTERNATIONALER RECHERCHENBERICHT

Interponales Aktenzeichen PC1/DE2005/000248

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES IPK 7 H01L23/58 H01L23/13 H01L29/06

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

#### B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfsloft (Klassifikationssystem und Klassifikationssymbole ) IPK - 7 - H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, PAJ

JANKE, MARCUS; LAACKMANN, PETER) 22. August 2002 (2002-08-22) Seite 2, Zeile 5 - Zeile 11 Seite 4, Zeile 36 - Seite 5, Zeile 7 Seite 6  Y PATENT ABSTRACTS OF JAPAN Bd. 2003, Nr. 10, 8. Oktober 2003 (2003-10-08) -& JP 2003 174114 A (FUJI ELECTRIC CO LTD), 20. Juni 2003 (2003-06-20)	Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y Seite 2, Zeile 5 - Zeile 11 Seite 4, Zeile 36 - Seite 5, Zeile 7 Seite 6  Y PATENT ABSTRACTS OF JAPAN Bd. 2003, Nr. 10, 8. Oktober 2003 (2003-10-08) -& JP 2003 174114 A (FUJI ELECTRIC CO LTD), 20. Juni 2003 (2003-06-20) Zusammenfassung; Abbildung 3 Absätze '0014!, '0015!	Х	JANKE, MARCUS; LAACKMANN, PETER)	1-4
Bd. 2003, Nr. 10, 8. Oktober 2003 (2003-10-08) -& JP 2003 174114 A (FUJI ELECTRIC CO LTD), 20. Juni 2003 (2003-06-20)  Zusammenfassung; Abbildung 3 Absätze '0014!, '0015!	Y	Seite 2, Zeile 5 - Zeile 11 Seite 4, Zeile 36 - Seite 5, Zeile 7	5
A Zusammenfassung; Abbildung 3 Absätze '0014!, '0015!	Y	Bd. 2003, Nr. 10, 8. Oktober 2003 (2003-10-08) -& JP 2003 174114 A (FUJI ELECTRIC CO	5
	Α	Zusammenfassung; Abbildung 3 Absätze '0014!, '0015!	1-4
		ere Veröffentlichungen sind der Fortsetzung von Feld C zu  X  Siehe Anhang Patentfamilie	

"A' Veröffentlichung, die den allgemeinen Stand der Technik detiniert, aber nicht als besonders bedeutsam anzusehen ist  "E' älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist  "L' Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zwelfelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)  "O' Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht  "P' Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach	Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist  'X' Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden  'Y' Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist  '&' Veröffentlichung, die Mitglied derselben Patentfamilie ist
dem beanspruchten Prioritätsdatum veröffentlicht worden ist  Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
11. Mai 2005	01/06/2005
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentaml, P.B. 5818 Patentlaan 2	Bevollmächtigter Bediensteler
NL – 2280 HV Rijswijk Tel. (+31–70) 340–2040, Tx. 31 651 epo nl, Fax: (+31–70) 340–3016	Ahlstedt, M

### INTERNATIONALER RECHERCHENBERICHT

Interceptables Aktenzeichen
PCT/DE2005/000248

_		DE2005/000248
C.(Fortsetz	rung) ALS WESENTLICH ANGESEHENE UNTERLAGEN	
Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 1 047 128 A (SHARP KABUSHIKI KAISHA; NIPPON TELEGRAPH AND TELEPHONE CORPORATION) 25. Oktober 2000 (2000-10-25) Absätze '0010!, '0087!, '0122!; Abbildungen 12-14	1,3,4
Α	PATENT ABSTRACTS OF JAPAN Bd. 013, Nr. 581 (E-865), 21. Dezember 1989 (1989-12-21) -& JP 01 244625 A (MITSUBISHI ELECTRIC CORP), 29. September 1989 (1989-09-29) Zusammenfassung	1,3,4
А	PATENT ABSTRACTS OF JAPAN Bd. 010, Nr. 283 (E-440), 26. September 1986 (1986-09-26) -& JP 61 101036 A (HITACHI LTD), 19. Mai 1986 (1986-05-19) Zusammenfassung; Abbildung 1	1,3,4
A	PATENT ABSTRACTS OF JAPAN Bd. 009, Nr. 110 (E-314), 15. Mai 1985 (1985-05-15) -& JP 60 000747 A (HITACHI SEISAKUSHO KK), 5. Januar 1985 (1985-01-05) Zusammenfassung; Abbildung 1	1,4,5

### INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichung die zur selben Patentfamilie gehören

Internativales Aktenzeichen
PCT/DE2005/000248

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie			Datum der Veröffentlichung
WO 02065548	A	22-08-2002	DE CN WO EP JP TW US	10106836 1541413 02065548 1360718 2004523904 519759 2004070052	A A2 A2 T B	05-09-2002 27-10-2004 22-08-2002 12-11-2003 05-08-2004 01-02-2003 15-04-2004
JP 2003174114	A	20-06-2003	KEINE			
EP 1047128	A	25-10-2000	JP JP EP US	3515012 2000307050 1047128 6472730	A A2	05-04-2004 02-11-2000 25-10-2000 29-10-2002
JP 01244625	Α	29-09-1989	KEINE			
JP 61101036	Α	19-05-1986	KEINE			
JP 60000747	Α	05-01-1985	KEIN	- <b></b> NE		